

## (54) FACSIMILE EQUIPMENT

(11) 2-264564 (A) (43) 29.10.1990 (19) JP

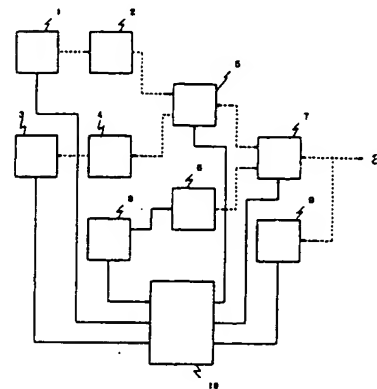
(21) Appl. No. 64-85143 (22) 4.4.1989

(71) NEC CORP (72) JUN KAKIZAKI

(51) Int. Cl<sup>5</sup>. H04N1/32, H04M11/00

**PURPOSE:** To prevent facsimile communication from being erroneously performed by transmitting automatically the facsimile transmission when the facsimile signal sent from a facsimile receiver is detected.

**CONSTITUTION:** If the terminal of the remote side performs the facsimile of an automatic reception type, the terminal transmits a DIS signal prescribed by the CCITT advice after detecting a ringer signal. When the DIS signal is received by a FAX signal detecting part 9 from a telephone circuit network, the part 9 detects the DIS signal and reports this fact to a control part 10. Thus the part 10 recognizes the reception of the DIS signal, i.e., a facsimile signal received from a facsimile receiver. Then the part 10 switches a selection circuit 7 to the side of a MODEM 5 and gives an instruction to a reading part 1 to read an original when the presence of the original is reported from the part 1. The picture information read by the part 1 is sent to the terminal of the remote side via an encoding part 2, the MODEM 5, and the circuit 7.



4: decoding part, 3: recording part, 8: operating part, 6: dialer, a: telephone circuit network

## (54) PICTURE READER

(11) 2-264565 (A) (43) 29.10.1990 (19) JP

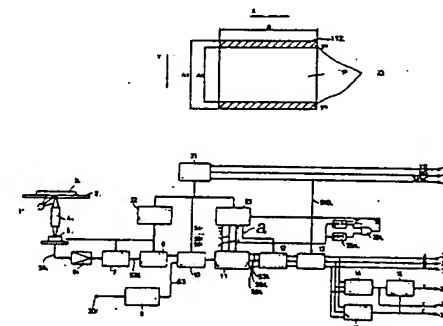
(21) Appl. No. 64-84017 (22) 4.4.1989

(71) SONY CORP (72) SEISUKE SUZUKI(2)

(51) Int. Cl<sup>5</sup>. H04N1/38

**PURPOSE:** To display the parts except an original as a plain background, etc., by displaying the area of difference between the displaying and reading picture angle ratios serving as the output signals received from a picture memory as the initial data decided previously.

**CONSTITUTION:** At initialization of a 2-dimensional picture memory 11, a data selector 10 selects the initial data S3 received from an initial value setting circuit 9 and supplies the white data S3, for example, to the memory 11. Thus the picture data S2 read by a 1-dimensional line sensor 5 is stored in an area P only together with the data S3 stored in an area Q respectively. As a result, the data S3 is read out when a Y address is smaller than Ya and larger than Yb. Then the picture data read by the sensor 5 is read out when the Y address is kept between Ya and Yb. Thus it is possible to display the parts of a read picture except an original part as a plain background, etc., despite the difference produced between the reading and displaying picture angle ratios.



3: original, 2: glass, 1: light source, 4: lens array, S1: picture element signal, 6: amplifier, 7: A/D converter, 12: D/A converter, 30: input terminal, 8: line buffer, 22: CCD drive timing generator, S4: light control signal, S5: X address signal, S6: Y address signal, S7: R signal picture data, S8: G signal picture data, S9: B signal picture data, 16,13: mixer circuit, S10: composite SYNC signal, 25,24: comparator, 21: system controller, 26: OR circuit, 14: Y signal matrix, 15: C signal matrix, 23: memory controller, 32: SYNC output, 35: RGB output, 37: composite video output, 38: S video output, 11: 2-dimensional picture memory, P,Q: area, X,Y: address, a: clock

## (54) PICTURE READER

(11) 2-264566 (A) (43) 29.10.1990 (19) JP

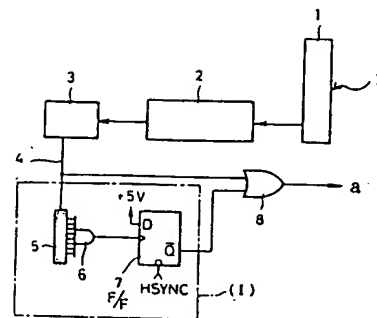
(21) Appl. No. 64-84698 (22) 5.4.1989

(71) CANON INC (72) MINORU KOBEGAWA

(51) Int. Cl<sup>5</sup>. H04N1/38

**PURPOSE:** To prevent such a defective case that the boundary part and the periphery of an original and blackened by using a area which is reckoned as white by a reckoning mean as a frame erasing area.

**CONSTITUTION:** An image sensor 1 scans an original by one line every time a horizontal synchronizing signal is received and outputs a picture signal proportional to the light quantity. The picture signal is corrected by a shading correction circuit 2, and a binarizing circuit 3 changes the white level and the black level of the binary signal data into "1" and "0" respectively. The binary data is inputted to a shift register 5 and an AND gate 6 outputs 1 when all outputs of the register 5 are equal to 1. An F/F 7 is cleared by a clear signal right before a reading action of one line starts. The output Q is kept to "1" before the white data is read in 8 continuous picture elements. Thus the output of an OR gate 8 is set to "1". In such a way, a reckoning means I reckons all areas as white before 8 continuous picture elements are white from the beginning of the main scan of a read area. Then these areas reckoned as white can be used as the frame erasing areas.



8: OR gate, 4: binary data, a: binary data obtained after frame erasing correction, b: light

BEST AVAILABLE COPY

**PICTURE READER**

Patent Number: JP2264566  
Publication date: 1990-10-29  
Inventor(s): KOBEGAWA MINORU  
Applicant(s):: CANON INC  
Requested Patent: ☐ JP2264566  
Application Number: JP19890084698 19890405  
Priority Number(s):  
IPC Classification: H04N1/38  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PURPOSE:** To prevent such a defective case that the boundary part and the periphery of an original and blackened by using a area which is reckoned as white by a reckoning mean as a frame erasing area.

**CONSTITUTION:** An image sensor 1 scans an original by one line every time a horizontal synchronizing signal is received and outputs a picture signal proportional to the light quantity. The picture signal is corrected by a shading correction circuit 2, and a binarizing circuit 3 changes the white level and the black level of the binary signal data into '1' and '0' respectively. The binary data is inputted to a shift register 5 and an AND gate 6 outputs 1 when all outputs of the register 5 are equal to 1. An F/F 7 is cleared by a clear signal right before a reading action of one line starts. The output Q is kept to '1' before the white data is read in 8 continuous picture elements. Thus the output of an OR gate 8 is set to '1'. In such a way, a reckoning means 1 reckons all areas as white before 8 continuous picture elements are white from the beginning of the main scan of a read area. Then these areas reckoned as white can be used as the frame erasing areas.

---

Data supplied from the esp@cenet database - I2

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平2-264566

⑬ Int. Cl.<sup>3</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)10月29日

H 04 N 1/38

6940-5C

審査請求 未請求 請求項の数 3 (全6頁)

⑮ 発明の名称 画像読取装置

⑯ 特 願 平1-84698

⑰ 出 願 平1(1989)4月5日

⑱ 発 明 者 神 戸 川 実 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内  
⑲ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号  
⑳ 代 理 人 弁理士 丹羽 宏之 外1名

明 細 書

1. 発明の名称

画像読取装置

2. 特許請求の範囲

(1) 光源により照明された原稿からの反射光を光電変換センサに給像して読み取る画像読取装置において、読取領域の主走査の最初から数回連続して白になるまでをすべて白と見做す見做手段を有し、前記見做手段で白と見做された領域を枠消し領域として成ることを特徴とする画像読取装置。

(2) 読取領域の主走査の終りからさかのぼって数回連続して白であった点までを白と見做す見做手段を有し、前記見做手段で白と見做された領域を枠消し領域として成ることを特徴とする請求項1記載の画像読取装置。

(3) 反射率が低いかもしくは乱反射しない原稿押え手段を設けて成ることを特徴とする請求項1もしくは2記載の画像読取装置。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は画像読取装置に関するものである。

(従来の技術)

従来、指定された読取領域の境界部からある一定の距離以内の領域を画像データによらず白地と見做すことによって原稿の境界部及び周辺が黒くなるのを防いでいた(以下単に枠消しと呼ぶ)。

上記の枠消しの従来例を第7図、第8図を用いて説明する。

第7図は枠消しの従来例を示す平面図、第8図は第7図で枠消し後の状態を示す平面図である。

図面第7図において、100は読取領域、101は原稿、102は画像、103は前記従来例の読取装置が枠消しをする領域である。次にこの従来例の動作を説明する。第7図において、画像102を有する原稿101が第7図に示

すように読取領域100にあらかじめ設けられた検出し領域103に対し、斜めに配置され、画像102が検出し領域103よりはみ出している場合、読み取りを行った結果は第8図に示すように画像の四隅の角部は消え、かつ原稿101の境界部とその周辺の四隅が黒くなる。

(発明が解決しようとする課題)

以上のように、従来例においては、検出しをする場合、原稿の境界部が上記の画像読取装置が白地と見做す領域からはみ出ることがあり、一方、白地と見做す領域を大きくすると読み取られるべき原稿内の画像を消去してしまう危険が大きくなるという問題点があった。

この発明は上記のような問題点を解消するためになされたもので、安価な回路構成で、原稿の画像を消去することなく、また原稿の境界部および周辺が黒くなるのを防止できる画像読取装置を得ることを目的とする。

(課題を解決するための手段)

(I)により読取領域の主走査の最初から数回素連続して白になるまでをすべて白と見做し、この白と見做された領域を検出し領域とする。

また、この発明における画像読取装置は、見做手段(II)により読取領域の主走査の終わってからさかのぼって数回素連続して白であった点までを白と見做し、この白と見做された領域を検出し領域とする。

また、この発明における画像形成装置は、反射率が低いか、もしくは乱反射しない原稿押入手段により、光電変換手段は原稿押入手段の部分で白と読むことができる。

(実施例)

以下この発明の二実施例を図面に基づいて説明する。

第1図はこの発明の第1実施例の電気回路における基本構成を示す構成図、第2図はこの発明の画像読取装置の内部構成を示す側断面図、第3図は第2図の画像読取装置の外観図、第4図はこの発明の第2実施例の電気回路の基本構成図、

このため、この発明においては、光源より照明された原稿からの反射光を光電変換手段に結像して読み取る画像読取装置において、読取領域の主走査の最初から数回素連続して白になるまでをすべて白と見做す見做手段(I)を有し、前記見做手段(I)で白と見做された領域を検出し領域とすることにより前記目的を達成しようとするものである。

また、上記発明で読取領域の主走査の終わってからさかのぼって数回素連続して白であった点までを白と見做す見做手段(II)を有し、前記見做手段(II)で白と見做された領域を検出し領域とすることにより前記目的を達成しようとするものである。

また、上記発明において、反射率が低いか、もしくは乱反射しない原稿押入手段を設けて成ることにより前記目的を達成しようとするものである。

(作用)

この発明における画像読取装置は、見做手段

第5図は第1実施例による再生画像を示す平面図、第6図は第2実施例による再生画像を示す平面図、第7図は原稿が読取領域に対して斜めに配置された状態を示す平面図である。先ず、この発明の第1実施例について第1図ないし第3図を用いて説明する。

この第1実施例は読取領域の主走査の最初側のみの検出しをするものである。

図面第1図において、1は光電変換センサ(イメージセンサ)であり、イメージセンサ1の光電変換素子(図示せず)は直線上に並び、HSYNC(水平同期)信号を受ける度に原稿を1ラインずつ走査し光量に比例した画像信号を出力する。2はシェーディング(疑似信号)補正回路であり、イメージセンサ1よりの画像信号はシェーディング補正回路2で原稿を照射する光量のばらつきを補正され、さらに2値化回路3で2値の信号データに変換される。この実施例では白レベル="1"とし、黒レベル="0"とする。4は2値化回路3より出力された2値化データ、

5はシフトレジスタ、6はANDゲートであり、シフトレジスタ5の出力がすべて“1”のとき“1”を出力する。7はF/F（フリップフロップ回路）であり、F/F7はイメージセンサ1で8画素が連続して白データとして読み取られるまで出力は“1”となり、ORゲート8の出力を常に“1”にさせる。（I）は見像手段であり、見像手段（I）はシフトレジスタ5と、ANDゲート6と、F/F7とで構成されており、読取領域の主走査の最初から数画素連続して白になるまでをすべて白と見像する手段である。また、図面第2図において、9は原稿、Pは原稿押入手段であり、反射率が充分低いもしくは乱反射しない原稿押入カバー10で構成されている。また、前記原稿9は原稿幅よりやや長めの蛍光灯11によって照明を受け、その原稿上で最も明るい直線上の領域は27、15、16のそれぞれの第1、第2、第3ミラーとレンズ19を経てイメージセンサ1（第1図）の受光面に結像される。ここで第2ミラー15と第3ミラー16は、

それぞれが成す角が直角に固定されており、第1ミラー27の1/2の速度で走査し読取面からレンズ19までの光学距離は一定保たれる。

次にこの第1実施例の動作を見像手段（I）を中心にして第1図および第2図を用いて説明する。

第2図において前述したように、光源の蛍光灯11により照明された原稿9からの反射光を光電変換センサ1に結像して読み取る。次に第1図において、前述の光電変換センサ（イメージセンサ）1はHSYNC（水平同期）信号を受ける度に原稿9を1ラインずつ走査し光量に比例した画像信号を出力し、この画像信号はシェーディング補正回路2で補正され、2値化回路3で2値の信号データ白レベルを“1”、黒レベルを“0”に変換される。この2値データはシフトレジスタ5に入力され、図示のようにANDゲート6に出力される。この場合、ANDゲート6はシフトレジスタ5の出力がすべて“1”のときに“1”を出

力する。F/F7は1ラインの読取が始まる直前にφSH（φレベルクリア信号）でクリアされ、8画素連続して白データが読み取られるまで出力Qは“1”となりORゲート8の出力を常に1にさせる。8画素連続して白データが読み取られるとF/F7はセットされ、ORゲート8の出力は2値データと等しくなる。

以上のように、見像手段（I）で読取領域の主走査の最初から8画素連続して白になるまでをすべて白と見像して、この白と見像した領域を伸消し領域とすることができる。第5図は第1実施例による画像再生を示し、読取領域100の主走査の最初側（図の左側）のみの伸消しを、原稿の画像を消去することなく、境界部および周辺が黒くなるのを防止して、行うことができる。

次にこの発明の第2実施例について第4図および第6図を用いて見像手段（II）を中心にして説明する。この第2実施例は読取領域の主走査の両側を伸消しするものである。

図面第4図において、図中、第1図と同一符号は同一、又は相当部分を示す。

また、21はRAM（ランダムメモリ）であり、1ライン毎にデータが書き込まれ、主走査カウンタ23によって生成される各アドレスごとに1ビットのデータを出力し、新しいデータを記憶する。24はあるラインの読取が終了したときのデータを保持するF/F、25はF/F24の出力をラッチするF/F、26はRAM21からの主走査アドレスAと、F/F25からの主走査アドレスを比較するコンパレータ、（II）は見像手段であり、見像手段（II）はRAM21、主走査カウンタ23、F/F24、F/F25、コンパレータ26で構成されており、読取領域の主走査の終わりからさかのぼって数画素連続して白であった点までを白と見像する手段である。

次にこの実施例の動作を第4図を用いて見像手段（II）を中心にして説明する。

図面第4図において、イメージセンサ1から

ORゲート8が出力する2値データを生成するまでのプロセス及びシフトレジスタ5、ANDゲート6、F/F7で構成される見做手段(I)およびORゲート8の動作は第1実施例と同様であり、ORゲート8の出力は主走査の最初の黒部分が白データに変換されている。

そのデータは走査の1ラインごとにRAM21に書き込まれる。ここで、RAM21は主走査カウンタ23によって生成される各アドレスごとに1ビットのアドレスデータを出力した後、新しいデータを記憶する。つまりRAM21の出力は1ライン前のアドレスデータとなる。

F/F25はあるラインの読取が終了したときのF/F24の出力をラッチするわけであるから、F/F25に保持されるアドレスデータは、前ラインにおいて8画素連続して白地であった主走査アドレスの中で最大のものの、つまり読取ラインの最後に最も近い点になる。そしてこの点から読取ラインの最後まで範囲ではコンパレータ26が1を出力し、ORゲート22の出力は強制

的に“1”となる。

以上述べたように、見做手段(II)で読取領域の主走査の終りからさかのぼって8画素連続して白であった点までを白と見做し、この白と見做した領域を伸消し領域とすることができる。この見做手段(II)による伸消しにより、読取領域の主走査の最後側のみの伸消しをすることができる。

第2実施例は前述のように見做手段(I)および(II)を併用しているので、その結果、第6図に示すように原稿の全面像を消去することなく、全境界部および周辺が黒くなるのを防止して全部の伸消しができる。

尚、以上の実施例では白データの8画素連続にて原稿判定したが、この画素数に限定されるものではなく、読取解像度等に応じて最適値が採用されることは言うまでもない。

(発明の効果)

以上説明したように、この発明によれば、安価な回路構成で原稿の画像を消去することなく、

また原稿の境界部および周辺が黒くなるのを防止できる画像読取装置を得ることができる効果がある。

#### 4. 図面の簡単な説明

第1図はこの発明の第1実施例における電気回路の基本構成図、第2図はこの発明の画像読取装置の内部構成を示す横断面図、第3図は第2図の画像読取装置の外観図、第4図はこの発明の第2実施例の電気回路の基本構成図、第5図は第1実施例による再生画像を示す平面図、第6図は第2実施例による再生画像を示す平面図、第7図は原稿が読取領域に対して斜めに配置された状態を示す平面図、第8図は従来の画像読取装置による再生画像を示す平面図である。

(I)、(II)――見做手段

4――2値データ

9――原稿

10――原稿押えカバー

14――蛍光灯ホルダー

17――センサ基板

20――メイン基板

28――反射板

100――読取領域

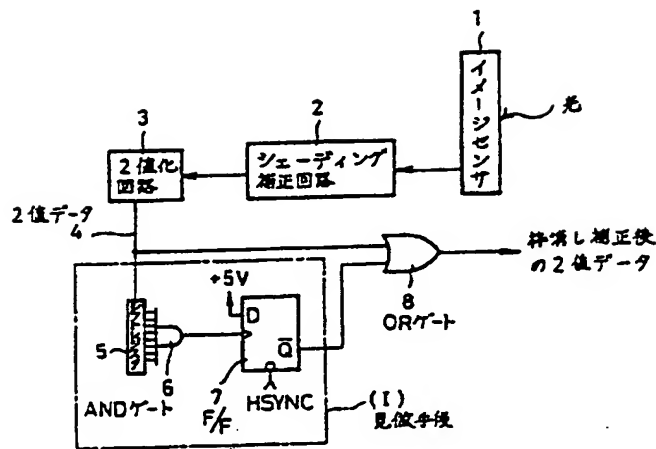
101――原稿

102――画像

103――従来例の伸消し領域

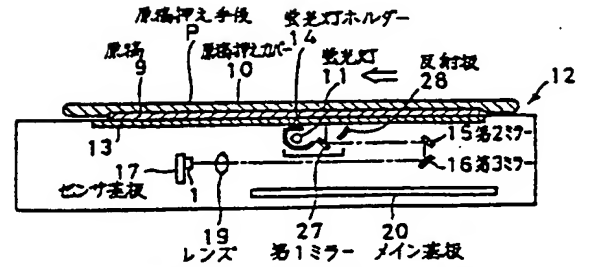
なお、図中、同一符号は同一または相当部分を示す。

出願人 キヤノン株式会社



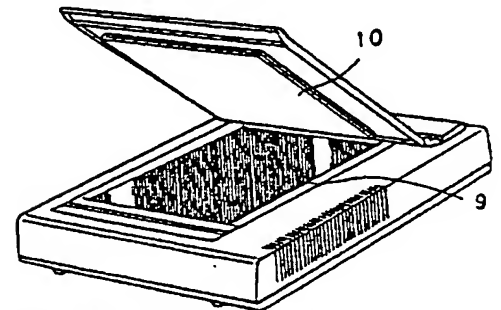
この発明の第1実施例における電気回路の基本構成図

第1図



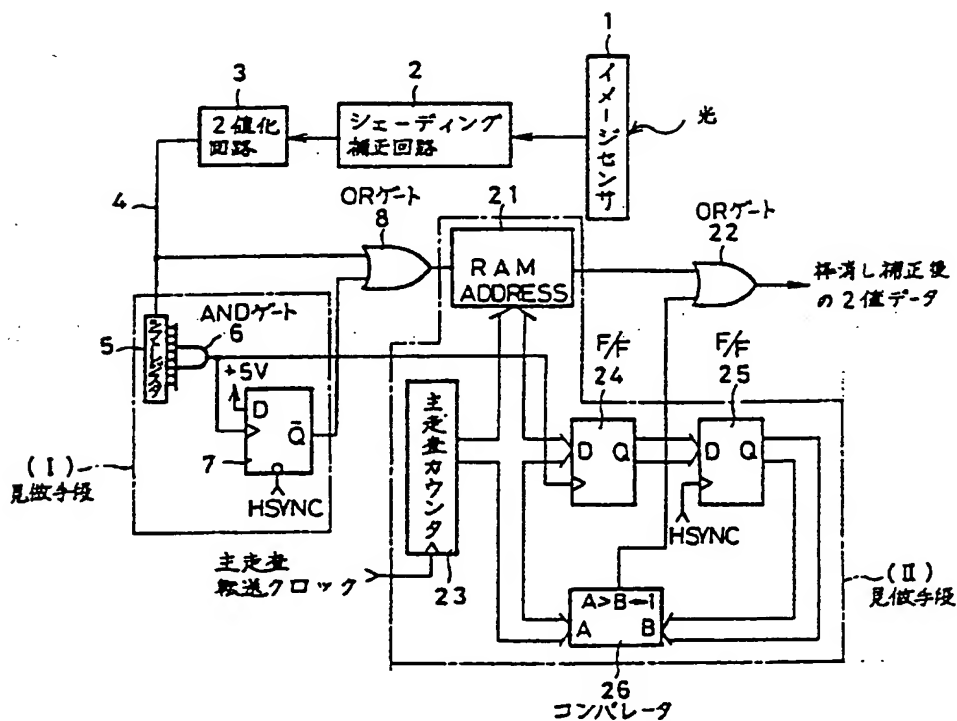
この発明の画像撮取装置の内部構成を示す横断面図

第2図



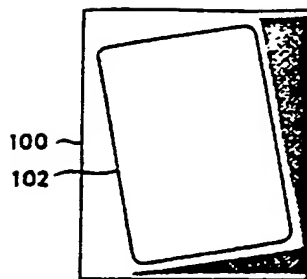
第2の画像撮取装置の外観図

第3図

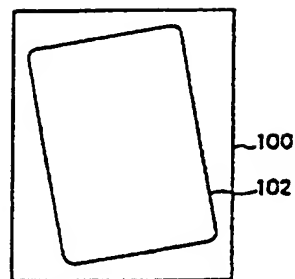


この発明の第2実施例における電気回路の基本構成図

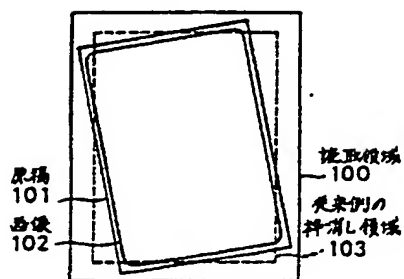
第4図



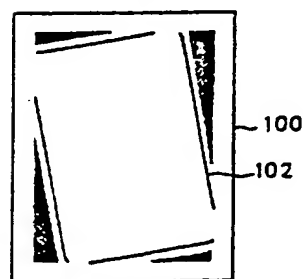
第1実施例による  
再生画像を示す平面図  
第5図



第2実施例による  
再生画像を示す平面図  
第6図



原稿が撮取領域に対して斜めに  
配置された状態を示す平面図  
第7図



従来の画像撮取装置による  
再生画像を示す平面図  
第8図